

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-152761

(43)Date of publication of application : 15.06.1989

(51)Int.Cl. H01L 27/14
H01L 21/31

(21)Application number : 62-313528

(71)Applicant : NEC CORP

(22)Date of filing : 10.12.1987

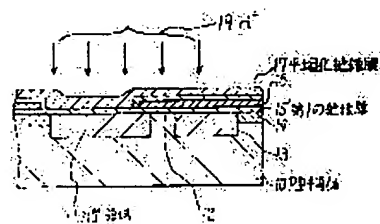
(72)Inventor : ISHIHARA YASUO

(54) MANUFACTURE OF SOLID-STATE IMAGE SENSING DEVICE

(57)Abstract:

PURPOSE: To reduce the dark currents of a solid-state image sensing device including a p-n junction in a photoelectric conversion section largely by implanting the ions of a hydrogen element to the interface of the main surface of a semiconductor substrate forming the p-n junction and an insulating layer coating the substrate and thermally treating the whole finally in a hydrogen atmosphere.

CONSTITUTION: A flattened insulating film 17 is shaped onto a first insulating film 15', and hydrogen ions are implanted to the interface of the first insulating film 15, in a photoelectric conversion section and a semiconductor substrate 10. When an aluminum film combining a circuit wiring is applied, an aluminum-pattern is formed by using a photo-resist technique and the alloying heat treatment of aluminum is executed finally, the whole is thermally treated in a hydrogen atmosphere so that ion-implanted hydrogen effectively reduces a surface level. Accordingly, the dangling-bonds of silicon on the interface of a reference semiconductor shaping the surface level are bonded with a hydrogen element approximately completely, and a surface recombination rate can be decreased, thus realizing the photoelectric conversion section (a p-n junction diode) having little dark currents.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平1-152761

⑪ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)6月15日

H 01 L 27/14
21/31

B-8122-5F
Z-6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 固体撮像装置の製造方法

⑮ 特 願 昭62-313528

⑯ 出 願 昭62(1987)12月10日

⑰ 発 明 者 石 原 保 雄 東京都港区芝5丁目33番1号 日本電気株式会社内
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑲ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

固体撮像装置の製造方法

2. 特許請求の範囲

第1導電型半導体基板の主表面に選択的に第2導電型不純物を導入してp-n接合を含む光電変換部を形成する工程と、前記光電変換部の前記主表面に接して設けられた第1の絶縁膜上に平坦化絶縁膜を形成したのち、前記光電変換部の前記第1の絶縁膜と半導体基板との界面に水素イオンを注入してから水素雰囲気中で熱処理を行ない界面のダングリング・ボンドに水素元素を結合させる工程とを含むことを特徴とする固体撮像装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は固体撮像装置の製造方法に関するもの

である。

(従来の技術)

固体撮像装置は小型、低消費電力、高信頼性の特徴を生かして急速に発展している。

固体撮像装置の構成は種々発表されているが、インターライン転送方式と呼ばれる電荷転送撮像装置とMOS型撮像装置に大別できる。

前述の2種類の撮像装置における光電変換部は通常基板半導体とp-n接合を形成した領域から成っている。

第3図に従来のインターライン転送方式による電荷転送撮像装置における単位セルの断面模式図を示す。

p型半導体基板10の主面に基板半導体と異ったn型領域11で構成される光電変換部(p-n接合)が形成されている。光電変換部にはトランスファグメント領域12を介してn型埋込みチャネル13からなる垂直CCDレジスタが配置されている。また、光電変換領域(11)やCCDレジスタ(13)の周囲には基板不純物濃度より高い不純物層

からなるチャネルストップ領域14で電気的に分離される。またトランスファゲート領域12とCCDレジスタ上には熱酸化 SiO_2 等の絶縁膜15を介してゲート電極16が配置されている。さらに光電変換領域(11)、チャネルストップ領域14、ゲート電極16上にはゲート絶縁膜と同様な SiO_2 またはリン、ボロン等が混合された平坦化絶縁膜17で被覆されている。さらに光電変換部以外は配線用の金属膜例えばアルミニウム膜18で遮光されている。

〔発明が解決しようとする問題点〕

このような単位セルにおいて、光電変換部の暗電流は撮像装置の低照度撮像レベルの限界を決めたり、信号対雑音比(S/N比)の重要な特性であり、その低減が望まれている。

このようなp-n接合からなる光電変換部の暗電流は $10^{-12}\text{A}/\text{cm}^2$ が限界であった。

従来、p-n接合の暗電流の重要な低減要素は基板半導体界面に露出しているp-n接合部空乏層の表面再結合速度を減少することであるとされ

てきた。この表面再結合速度が依存する表面単位密度を減少する手段として通常アロイ処理と呼ばれる最終熱処理を水素雰囲気で行うことが提案されているが、十分確実に暗電流を低減することには未だ成功していない。

本発明は上述の水素アロイ処理効果を高め大幅にかつ確実にp-n接合から成る光電変換部の暗電流を低減することのできる固体撮像装置の製造方法を提供することにある。

〔問題点を解決するための手段〕

本発明の固体撮像装置の製造方法は、第1導電型半導体基板の主表面に選択的に第2導電型不純物を導入してp-n接合を含む光電変換部を形成する工程と、前記光電変換部の前記主表面に接して設けられた第1の絶縁膜上に平坦化絶縁膜を形成したのち、前記光電変換部の前記第1の絶縁膜と半導体基板との界面に水素イオンを注入してから熱処理を行ない界面のダングリング・ボンドに水素元素を結合させる工程とを含んでいる。

〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例を説明するための途中工程における半導体チップの断面図である。

シリコンからなるp型半導体基板の主表面にn型領域11、n型埋込みチャネル13、チャネルストップ領域14、第1の絶縁膜15'、ゲート電極16、平坦化絶縁膜17を形成するところまでは従来通りに行なう。

本発明では遮光用のアルミニウム膜18を被覆する前に半導体ウェーハ全体へ水素イオン19を打込む。水素イオン注入の深さ方向分布を第2図に示す。第2図は第1図の光電変換部の深さ方向におけるイオン注入された水素イオン濃度の模式的プロファイル図である。表面から平坦化絶縁膜17、 SiO_2 等の第1の絶縁膜15'、n型光電変換部11とp型基板半導体になっている。

水素元素は半導体基板と第1の絶縁膜15'の界面20に濃度の最大値がくるように注入エネ

ギーを選択すると良いが、絶縁膜の厚さのばらつきを考慮して、界面20の水素濃度を 5×10^{11} 個/ cm^2 前後に制御する。シリコン-酸化シリコン界面単位は高々 $10^{11}/\text{cm}^2$ であるので、この程度の注入で十分である。なお、第1の絶縁膜は厚さ100nmの SiO_2 、平坦化絶縁膜は厚さ600nmのPSG膜が代表的なものである。

その後、第3図に示すように回路配線を兼ねたアルミニウム膜18を被覆し、ホトレジスト技術を用いてアルミニウム・パターンを形成する。

最後にアルミニウムのアロイ熱処理を行う時、上述のイオン注入された水素が有効に表面単位を低減させるように300℃~450℃の温度で熱処理する。この熱処理は水素雰囲気中で行なうのが好ましい。この熱処理以後撮像装置を300℃以上に行なうことのないよう、水素のイオン注入は平坦化絶縁膜17の形成後に行なうのである。

この製造方法により表面単位を形成する基準半導体の界面にあるシリコンのダングリング・ボンドを殆んど完全に水素元素と結合させて表面再結

合速度を減少させることができるので暗電流の少ない光電変換部(p-n接合ダイオード)を実現できる。

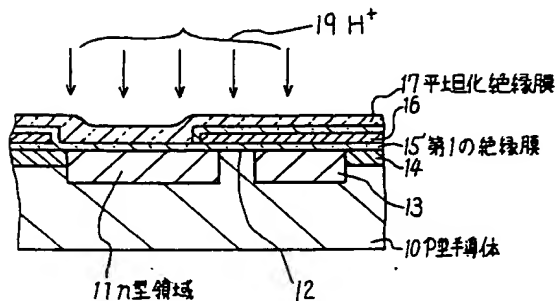
〔発明の効果〕

以上説明したように本発明は、p-n接合を形成している半導体基板主面と、基板を被り絶縁層との界面に水素元素をイオン注入したのち水素雰囲気中で最終熱処理することによりp-n接合を光電変換部に含む固体撮像装置の暗電流を大幅に低減することができる効果がある。

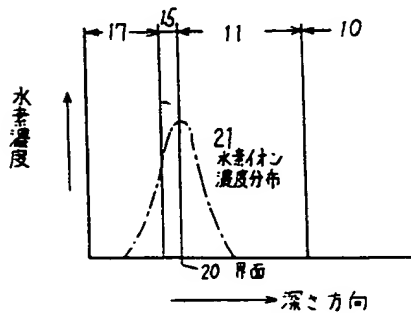
4. 図面の簡単な説明

第1図は本発明の一実施例を説明するための途中工程の半導体チップの断面図、詳しくはp-n接合を光電変換部とするインターライン転送方式電荷結合撮像装置のセル断面図、第2図は第1図の光電変換部における水素イオン濃度の模式的プロフィール図、第3図は従来例を説明するための半導体チップの断面図である。

10……p型半導体基板、11……n型領域、



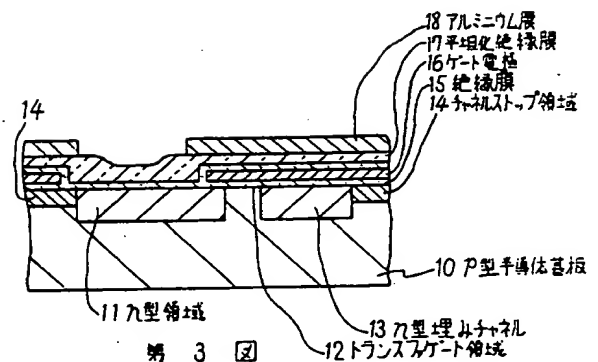
第1図



第2図

12……トランスファゲート部、13……n型埋みチャンネル、14……チャンネルストップ領域、15……絶縁膜、15'……第1の絶縁膜、16……ゲート電極、17……平坦化絶縁膜、18……アルミニウム膜、19……水素イオン、20……界面、21……水素イオン濃度分布。

代理人 井理士 内 原 晋



第3図

NOTICE OF PRELIMINARY REJECTION**APPLICANT(S)**

Name *Hynix Semiconductor Inc.*
Address *San 136-1, Ami-Ri, Bubal-Eub, Ichon-shi
 Kyoungki-do 467-860, Republic of Korea*

ATTORNEY(S)

Name *Shinsung International Law Firm*
Address *741-40, Yeoksam-1 Dong, Kangnam-ku,
 Seoul, Korea*

APPLICATION No. 1999-0063985

TITLE *METHOD FOR REDUCING DARK
 CURRENT IN IMAGE SENSOR*

This application was preliminarily rejected pursuant to Article 63 of the Korean Patent Law based on the following reason. Should there is any opinion against this action, please file a written argument by September 24, 2002. (You can apply for 1-month extension per each case, and we do not notify you the confirmation for such term extension)

[REASON]

This invention described in claims 1 to 6 can be easily invented by those who are skilled in the art where the invention is involved as pointed out below. Accordingly, the above-identified patent application cannot be registered pursuant to Article 29, paragraph 2 of the Patent Law.

Also, since the claims of this invention are described ambiguously, the above-identified patent application is rejected in accordance with Article 42, paragraph 2, item 2 of the Patent Law

[BELOW]

1. Claims 1 to 6 described in this invention relate to a method for fabricating a complementary metal oxide semiconductor (CMOS) image sensor having a plurality of unit pixels, wherein the method includes the steps of: forming an insulating layer on a semiconductor structure having a photodiode and peripheral elements; forming a hydrogen containing insulating layer; diffusing hydrogen ions into a surface of the photodiode; and removing the hydrogen containing insulating layer. However, the method disclosed in the Japanese Patent Application Laid-Open No. 1-15276 issued on June 15, 1989 includes similar steps as described in the above method by forming firstly an insulating layer and a planarization layer and injecting hydrogen ions into photoelectric conversion areas. Accordingly, this invention can be easily invented by those ordinary people skilled in the art. (Article 29, paragraph 2 in the Patent Law)

2. The claims of this invention are not described clearly and concisely. For example, Claim 1 describes a procedure of forming the hydrogen containing insulating layer on the insulating layer and subsequently diffusing hydrogen ions. However, Fig. 3B only illustrates the procedure of forming the hydrogen containing insulating layer merely on the surface of the photodiode and subsequently diffusing hydrogen ions. Accordingly, the claim is described ambiguously. (Article 42, paragraph 4, item 2 in the Patent Law)

[attached] JP Laid Open No. 1-152761

Dated this 24th day of July, 2002

Examination Bureau IV
 Examiner, HWANG, YOON-GU
KOREAN INDUSTRIAL PROPERTY OFFICE

해터

출력 일자: 2002/7/25

발송번호 : 9-5-2002-026142070

발송일자 : 2002.07.24

제출기일 : 2002.09.24

수신 : 서울 강남구 역삼1동 741-40 해천빌딩 2층

특허법인 신성

특허법인 신성[정지원] 귀하

135-924



특허청 의견제출통지서

출원인

명칭 주식회사 하이닉스반도체 (출원인코드: 119980045698)

주소 경기 이천시 부발읍 아미리 산136-1

대리인

명칭 특허법인 신성 외 2명

주소 서울 강남구 역삼1동 741-40 해천빌딩 2층 특허법인 신성

지정된변리사 정지원 외 2명

출원번호

10-1999-0063985

발명의 명칭

이미지센서에서의 양전류 감소 방법

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서 또는/및 보정서를 제출하여 주시기 바랍니다. (상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

[이유]

이 출원의 특허청구범위 제1-6항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조 제2항의 규정에 의하여 특허를 받을 수 없습니다.

이 출원은 특허청구범위의 기재가 아래에 지적한 바와 같이 불비하여 특허법 제42조제4항제2호의 규정에 의한 요건을 충족하지 못하므로 특허를 받을 수 없습니다.

[아래]

1. 본원의 청구항 제1-6항에 기재된 발명은 포토다이오드 및 주변소자 상의 전면에 절연막 형성, 수소함유절연층 형성 및 수소를 포토다이오드 표면으로 확산, 수소함유절연층 제거, 복수의 금속배선을 형성하는 이미지 센서 제조방법을 그 기술적 특징으로 기재하고 있으나, 이는 일본 공개특허공보 평1-152761호(1989.6.15)의 광전변환영역 상에 절연막, 평탄화막 형성 후 수소가 광전변환영역에 주입되는 구성으로부터 동 분야에서 통상의 지식을 가진 자가 용이하게 발명할 수 있는 정도의 것으로 인정됩니다.

(특허법 제29조 제2항)

2. 본원의 특허청구범위에는 본원 발명을 명확하고 간결하게 기재하고 있지 않습니다.(예:제1항에는 절연막 상에 수소함유절연층이 형성되고 이후 수소가 확산되는 것을 기재하고 있으나, 도면 제3b도에는 포토다이오드 상부에서만 상기 절연층이 형성된 후 확산하는 것을 도시하고 있어, 그 기재가 불명료)

(특허법 제42조 제4항 제2호)

[참 부]

참부1 일본공개특허공보 평01-152761호(1989.06.15) 1부 끝.

출력 일자: 2002/7/25

2002.07.24

특허청

심사4국

반도체2 심사담당관실

심사관 황윤구



<<안내>>

문의사항이 있으시면 ☎ 042)481-5741 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터